

应用笔记

Application Note

AN1153

APM32F103xC 系列应用注意事项

版本: V1.0

1 引言

本应用笔记提供在 APM32F103xC 系列应用时需要注意的事项。

目录

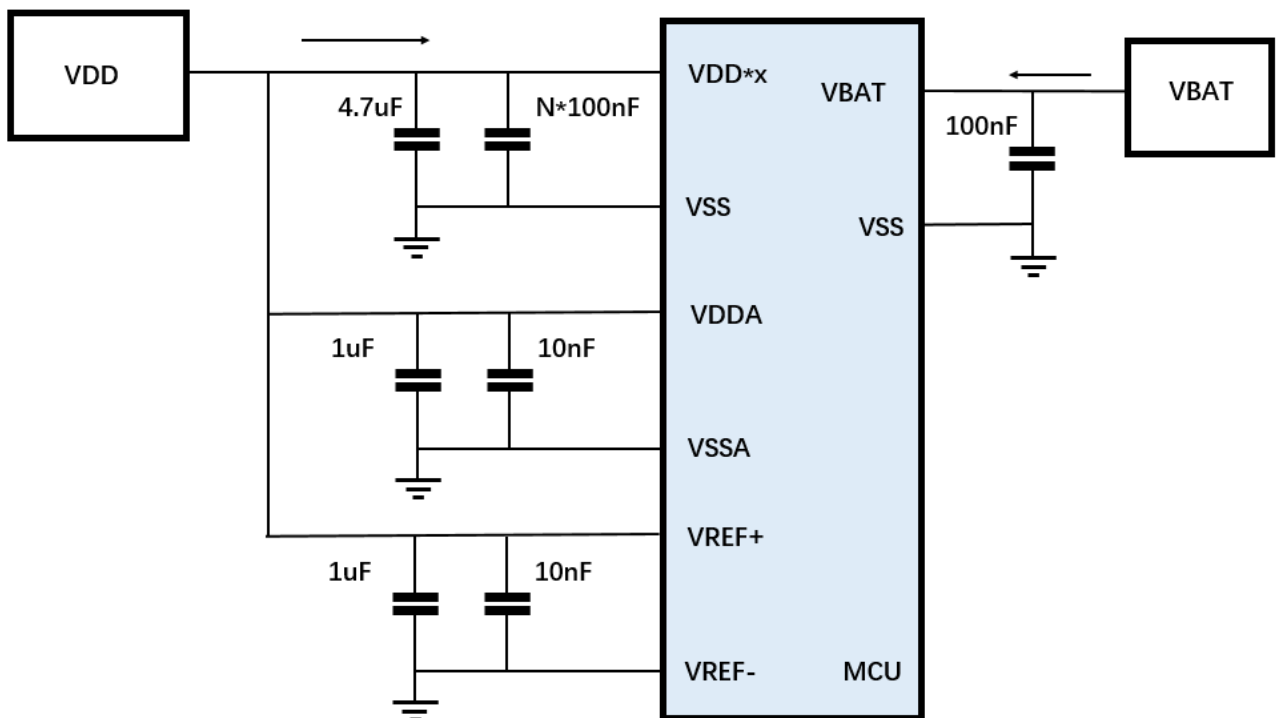
1	引言.....	1
2	硬件应用设计注意.....	3
2.1	MCU 滤波电容设计.....	3
2.2	MCU 供电斜率注意事项.....	4
2.3	外设模块使用 VDD、VSS.....	4
2.4	外部及高频信号.....	5
2.5	Input/Output 信号端口串接限流电阻、并接电容到 VSS.....	5
2.6	IO 电压不能高于 VDD 电压.....	6
2.7	暴露在外的端口注意防护.....	7
3	软件应用注意事项.....	8
3.1	GPIO 操作注意事项.....	8
3.2	PA8 与 PC8 交流特性.....	8
3.3	HSE 启动时间.....	8
3.4	USART3 和 FSMC 重映射项.....	8
3.5	获取准确的 PC13 输出的 RTC 校准时钟注意事项.....	8
3.6	USB 与 CAN 可以同时使用.....	9
3.7	CAN2_IO 重映射注意事项.....	9
3.8	SPI 的模块时序.....	9
3.9	PWR 睡眠模式注意事项.....	9
3.10	FPU 功能注意事项.....	9
3.11	低功耗唤醒注意事项.....	9
3.12	Flash 擦写注意事项.....	10
3.13	引脚中断配置.....	10
3.14	I2C 注意事项.....	10
4	版本历史.....	12

2 硬件应用设计注意

2.1 MCU 滤波电容设计

芯片电源端口 (VDD、VSS) 需要并联大小滤波电容, 电容的有效性取决于最佳放置和连接类型, PCB 布局需星型走线注意外部电源先经过大小电容再接入芯片, 大小滤波电容尽量靠近芯片 4mm 以内放置。电容设计参考如下图 1。

图 1 电容设计



VBAT 引脚可以连接到外部电池 ($1.8V < 3.6V$)。如果没有外部电池, 则一个外部 100nF 的陶瓷电容一起连接到 VDD 电源上。

VDD 必须连接外部电容 (N 个 100nF 的陶瓷电容和一个不小于 $4.7 \mu F$ 钽电容) 的 VDD 电源。

VDD*x 表示 VDD 的个数是 x 个。

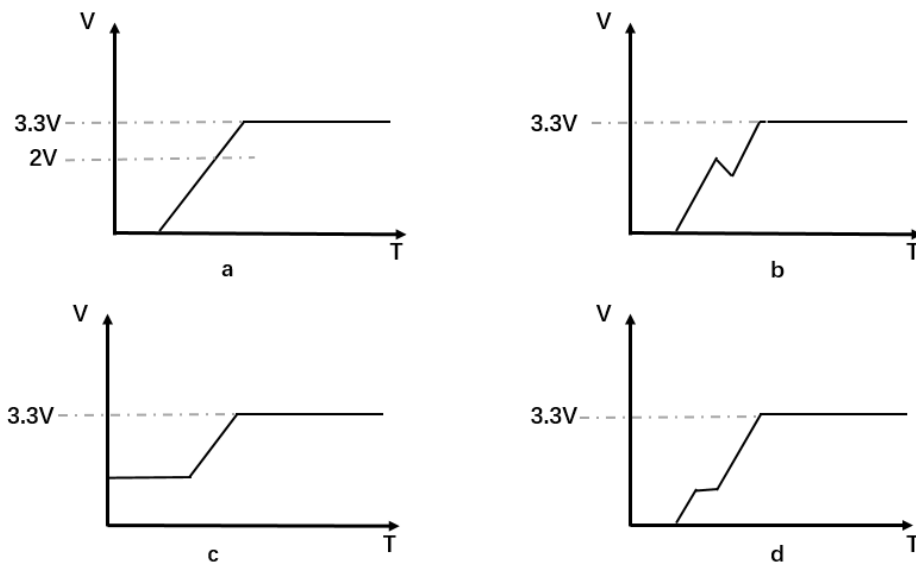
VDDA 与 VDD 相连, 为 ADC、复位模块、RC 振荡器和 PLL 的模拟部分供电。使用 ADC 时, VDDA 大于等于 2.4V。VDDA 和 VSSA 必须分别连接到 VDD 和 VSS。

VREF+ 引脚可以直接与 VDDA 相连也可以单独使用外部参考电压。VREF+ 电压范围必须在 2.4V 和 VDDA 之间。

2.2 MCU 供电斜率注意事项

MCU 供电斜坡率需满足要求的最大值和最小值限值，即大于 $0.5\text{V}/\text{min}$ 和小于 $100\text{V}/\text{ms}$ 。从 0V 到 3V 的上下电时间需要至少需 $30\mu\text{s}$ ，上电速率过快或过慢可能导致 MCU 无法正常工作；MCU 掉电要求掉电至 300mV 以下再重新上电，以上时间需在全温范围下满足要求。上电启动波形需满足图 2 中 a 的波形，其余三种波形均不正确。

图 2 上电波形



2.3 外设模块使用 VDD、VSS

在使用 MCU 控制外部模块的供电或上电过程中，应当避免过快的上电速率，以防止因电流突变而导致的 VDD 电压被拉低的问题。为确保系统稳定运行并保护电路免受潜在损害，建议采用适当的延时措施来平稳地进行供电转换。

可以在 MCU 电源端增加适当的缓冲元件，例如电容、电阻来组件缓冲电源快速上下电速度，不至于 VDD 因为瞬时的大电流需求导致电压骤降，如因此导致 VDD 骤降，下降速度也必须符合 MCU 供电斜坡率要求。如图 3 和图 4 场景，为了规避电源波动，可在控制电路上串一个缓冲电路（MOS 管、电容、电阻组成），或在电路上串一个 10R 电阻和并一个 $10\mu\text{F}$ 以上电容，组成抗快速上掉电电路。如果电容足够大，掉电将很缓，且降电幅度可以很小。

图 3 IO 控制外设模块供电

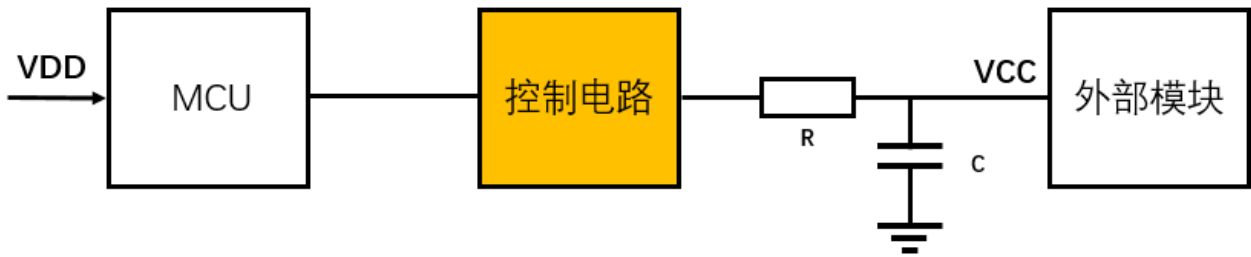
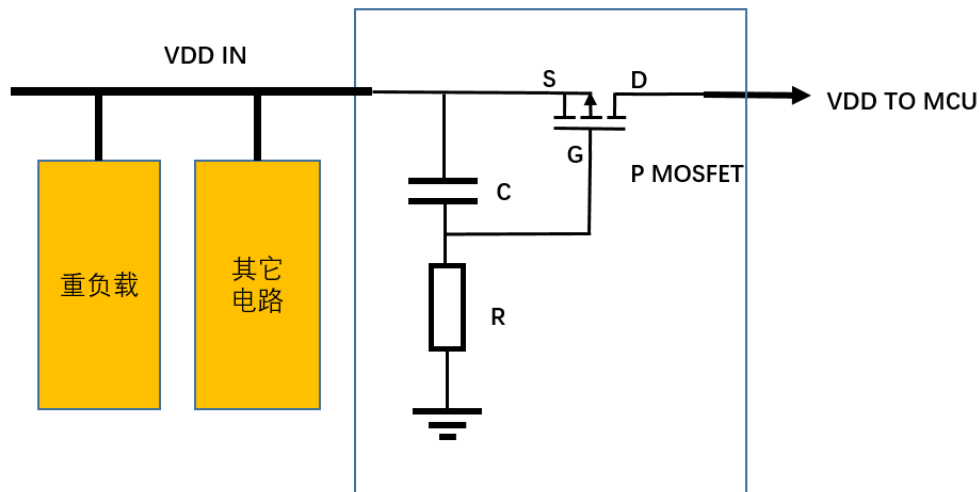


图 4 外设共用电源



2.4 外部及高频信号

如过零信号、继电器信号、AC 负载等，需注意是否会产生瞬间加大负载的情况，可通过旁路电容方式减缓负载冲击。

如高频 IIC 时钟线、高频 SPI 时钟线等，需注意是否会产生瞬间尖峰电流。

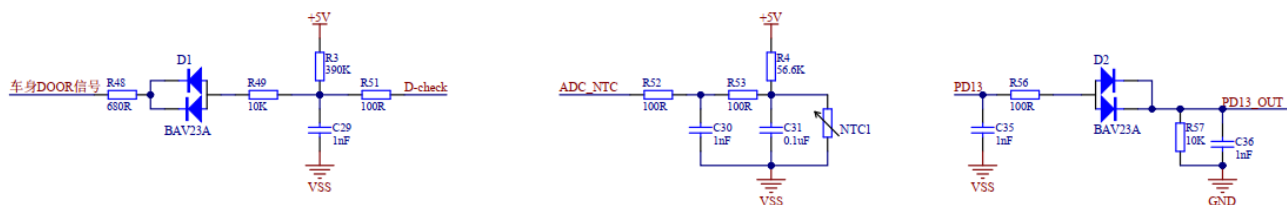
2.5 Input/Output 信号端口串接限流电阻、 并联电容到 VSS

Input/Output 端口（比如：ADC，外部中断，通信接口等），建议电路设计时串接保护电阻，阻值需考虑并计算理论最大电流不能超出芯片端口承受的极限参数；串接的电阻和并联电容均要尽可能地靠近芯片引脚放置，且须先串接电阻，再并联电容。外设模块的滤波电容的地一定要接(VDD、VSS)经过大小滤波电容后的地。如图 5，IO 端口串接 100R 电阻，并接 1nF

电容。

注意：PCB 相互连接的设计中（类似灯具和控制模块分开、传感器和控制模块分开），这种串接电阻，并接电容一定要放置在芯片的 PCB 板上，合理的参数及放置位置能有效防止 ESD/EOS 对芯片端口的损坏。

图 5 电阻电容连接示例



如果是按键电路，推荐如下：

图 6 按键电路

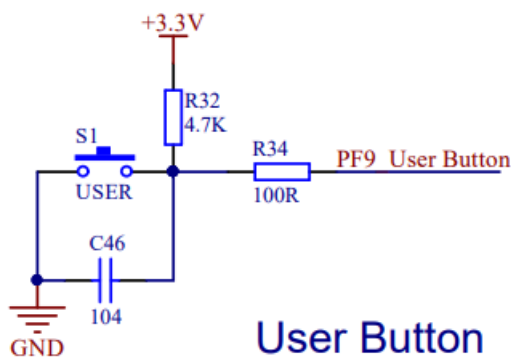


图 6，在 GPIO 串一个小电阻 R34，如 100R，同时在画板时尽量将电容 C46 靠近按键 S1 放置。规避按键产生的冲击负压。

2.6 IO 电压不能高于 VDD 电压

当 IC 未有 VDD 供电，而 IO 口却存在电压时，则该电压会通过上拉保护二极管向 IC 进行供电。或是当 IC 有 VDD 供电，但 IO 口却存在比 VDD 更高电压时，该电压与 VDD 之间的压差使得上拉保护二极管导通，使得电流流入 VDD。正常情况下 IO 不能高于超过 VDD 0.3V。

此现象易引发以下危害：

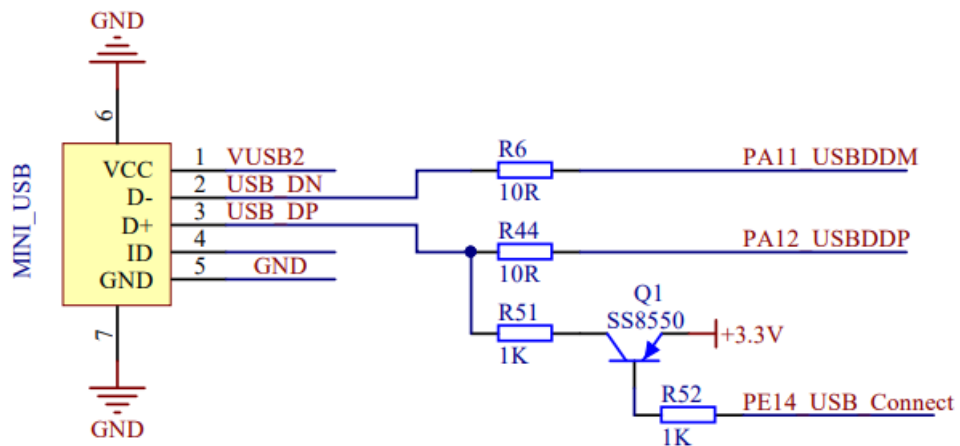
- (1) 电流太大会将使 IO 口上的钳位二极管迅速过载并使其损坏。
- (2) 会使单片机复位不成功。
- (3) 会使芯片程序紊乱。
- (4) 会出现门锁效应。

2.7 暴露在外的端口注意防护

如通信口, 需要加 ESD 防护措施。可在信号线上串联一个小电阻 (如 10R、100R) 限制 ESD 电流的幅度; 可使用瞬态电压抑制器二极管(TVS)并联在信号线上, 靠近接口位置。如图 7 通信电路。

烧录口存在热拔插风险, 需注意防护, 连接时先接触 GND 再接触 IO。

图 7 通信电路



3 软件应用注意事项

3.1 GPIO 操作注意事项

1. 未使用到的 GPIO 端口，需将其设置为输出低电平或外部接 100Ω 电阻下拉。
2. GPIO 端口的复用功能，需避免不同 GPIO 引脚配置相同的复用功能。
3. 芯片 VDD 上电从 0V-2V 区间，GPIO 端口处于不确定态，需注意 GPIO 不定态对后级驱动电路稳定性的影响；VDD 上电高于 2V，芯片完成上电复位后，GPIO 端口状态按照程序的设置执行。
4. GPIO 端口在配置为复用推挽输出时，需要外部接上拉电阻；配置为浮空输入时，外接上拉电阻，或者软件修改为上拉输入，否则电压可能会受外界影响，无法输出或者读取稳定的电平。

3.2 PA8 与 PC8 交流特性

PA8 与 PC8 外挂 50pF 负载电容，在 2V 低压下，输出速率 10MHz 方波，输出占空比偏高，为 60%~70%。

建议使用此引脚时避免低压、低速（2V、10MHz）条件同时出现。I/O 速度是和配置相关的，配置成高速正常，低速不正常。如 I/O 配置成 50MHz 模式，再 2V 输出 10M，此时占空比正常。

3.3 HSE 启动时间

当设置 HSE 启动时间的软件等待超时 Timeout 值偏小时（如 0x0500），可能会出现外部时钟启动就绪超时的问題，导致使用 HSE 作为时钟源失败。

为了保证晶振正常启动，建议修改外部时钟等待时间 Timeout 值至少为 0x3200。具体操作可以修改 HSE_STARTUP_TIMEOUT 宏定义。

3.4 USART3 和 FSMC 重映射项

USART3 重映射 PD8 和 PD9 引脚与 FSMC 时钟冲突。具体为：重映射 PD8 和 PD9 作为串口引脚时，使能 FSMC 时钟，串口通讯不能正常使用。

以下方案任选一种解决：

使用 USART3 的部分重映射功能（PC10 和 PC11）或者默认配置（PB10 和 PB11）。

USART3_TX 重映射到 PD8 作为串口引脚时，关闭 SMC 功能。

3.5 获取准确的 PC13 输出的 RTC 校准时钟注意事项

RTC 可以输出通过 PC13 引脚，把内部的 RTC 秒脉冲、闹钟信号和校准时钟输出给外部，通过配置 BAKPR_CLKCAL 寄存器可以选择输出的脉冲。

当 LSECLK 作为 RTC 的时钟源时, 在外部低速时钟的就绪标志位置 1 后, 需延时一段时间后再配置 PC13 输出校准时钟信号, 或者等待一段时间后再测量校准信号。需要注意的是, 等待时间会随着晶振的参数、温度、电压差异存在不同, 建议的延时参考时间为 1s。

3.6 USB 与 CAN 可以同时使用

USBD1 与 CAN2 可以同时使用, USB2 与 CAN1 可以同时使用, USB1 与 USB2 不可以同时使用, CAN1 与 CAN2 可以同时使用。虽然实际上有 2 个一模一样的 USB 引脚也相同), 但是它们不能同时使用, 所以相当于只有 1 个。用户可以通过重映射 (引脚的复用功能) 实现“同时使用”。

按照数据手册及用户手册建议使用。

3.7 CAN2_IO 重映射注意事项

CAN2 如果使用了重映射引脚 (例如 I/O 初始化), 再进行其他外设重映射操作, CAN2 会重映射失败。需要将 CAN2 重映射 (例如 I/O 初始化) 操作, 放到所有外设重映射操作的最后进行。

3.8 SPI 的模块时序

在使能 SPI (SPI_cmd()函数 ENABLE) 的情况下, 再修改 SPI 参数后, 出现 SPI 的时序传输一个字节是 16 个时钟 (正常为 8 个时钟)。

建议 SPI 的初始化规范操作, 具体为:

初始化相应的 SCK、MOSI、MISO、NSS, 使能 SPI, 若要修改参数, 先使能 SPI (SPI_cmd()函数 DISABLE) 后, 再次修改相应配置。

3.9 PWR 睡眠模式注意事项

执行 WFE 指令第一次无效, 第二个 WFE 指令才可以正常工作。导致此问题的原因是 M3 内核版本差异。

3.10 FPU 功能注意事项

FPU 的输入值越大, 出现误差的概率越大。建议将 FPU 输入值控制在 $\pm 3\pi$ 以内。需要注意的是, FPU 运算加速效果只针对 LIB 库中的函数, 对其他的例如 +、-、 $\times$ 、 $\div$ 、矩阵置换运算等, 无明显加速效果。

3.11 低功耗唤醒注意事项

低功耗和 AHB 分频的场景有可能造成 dcode buffer 被异常清除的情况, 从而进入 hardfault。

建议对于 WFI 和 WFE 低功耗唤醒场景如下操作:

对于 WFI 低功耗唤醒场景，需要 AHB 不分频（即保证第一个中断向量数据从 Flash 读出返回，不是 buf 返回），低功耗唤醒后进入中断服务函数，还要在中断服务函数中先把每块 Flash bank 都读一个地址，然后才开始执行真正的用户程序。

对于 WFE 低功耗唤醒场景，需要 AHB 不分频（即保证第一个中断向量数据从 Flash 读出返回，不是 buf 返回），同时低功耗唤醒后开始顺序执行，先把每块 bank 都读一个地址，然后才开始执行真正的用户程序。

3.12 Flash 擦写注意事项

对于中断场景，擦写 Flash 前，把中断屏蔽掉，此时就不会有擦写过程中进入中断的场景，从而转变为常规擦写场景。

对于常规擦写场景（程序顺序执行），在发起擦写后，执行 FLASH_GetBank1Status 前添加：
while (FLASH->SR & FLASH_FLAG_BANK1_BSY) == FLASH_FLAG_BSY; 且 AHB 保持不分频。

3.13 引脚中断配置

重复地对同一个引脚进行中断配置，导致引脚中断误触发。

不要重复地对同一个引脚进行中断配置；或者中断功能使用完成后，屏蔽该中断，才能再次初始化。

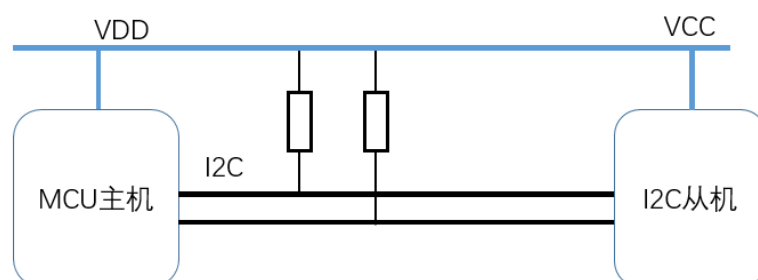
3.14 I2C 注意事项

SCL/SDA 在上拉电源突然掉电再回升的过程中，SCL/SDA 电压和逻辑时序的组合会存在触发 START 而无法触发 STOP 的可能，导致总线一直处于 BUSY 状态。建议规避方案：

1. I2C 的上拉电源须保证稳定，预防使用过程中电源不稳掉落过低的情况。常见 I2C 主从通信的场景，建议硬件如下设计：

a. 主机和从机共用电源，如图 7 电路的，VDD 和 VCC 为共用电源；

图 7 I2C 通信电路



b. 主机和从机不能共用电源时，建议上拉电阻电源连主机 MCU 电源，如图 7，上拉电阻连

VDD。

2. 通过复位从机也可实现释放总线。如果是 **EEPROM** 作为从机时，无法使用软件复位从机的方法，需要在 **I2C** 主机在建立新的通信时，增加总线释放功能。由于总线锁死是概率性的，可以增加总线 **BUSY** 状态超时功能。二者结合可以提高系统的鲁棒性。
3. 总线上的 **I2C** 设备，如果能识别断电，在断电前把 **I2C** 模块关闭。

4 版本历史

表格 1 文件版本历史

日期	版本	变更历史
2025.3	1.0	新建

声明

本手册由珠海极海半导体有限公司（以下简称“极海”）制订并发布，所列内容均受商标、著作权、软件著作权相关法律法规保护，极海保留随时更正、修改本手册的权利。使用极海产品前请仔细阅读本手册，一旦使用产品则表明您（以下称“用户”）已知悉并接受本手册的所有内容。用户必须按照相关法律法规和本手册的要求使用极海产品。

1、权利所有

本手册仅应当被用于与极海所提供的对应型号的芯片产品、软件产品搭配使用，未经极海许可，任何单位或个人均不得以任何理由或方式对本手册的全部或部分内容进行复制、抄录、修改、编辑或传播。

本手册中所列带有“®”或“™”的“极海”或“Geehy”字样或图形均为极海的商标，其他在极海产品上显示的产品或服务名称均为其各自所有者的财产。

2、无知识产权许可

极海拥有本手册所涉及的全部权利、所有权及知识产权。

极海不应因销售、分发极海产品及本手册而被视为将任何知识产权的许可或权利明示或默示地授予用户。

如果本手册中涉及任何第三方的产品、服务或知识产权，不应被视为极海授权用户使用前述第三方产品、服务或知识产权，也不应被视为极海对第三方产品、服务或知识产权提供任何形式的保证，包括但不限于任何第三方知识产权的非侵权保证，除非极海在销售订单或销售合同中另有约定。

3、版本更新

用户在下单购买极海产品时可获取相应产品的最新版的手册。

如果本手册中所述的内容与极海产品不一致的，应以极海销售订单或销售合同中的约定为准。

4、信息可靠性

本手册相关数据经极海实验室或合作的第三方测试机构批量测试获得，但本手册相关数据难免会出现校正笔误或因测试环境差异所导致的误差，因此用户应当理解，极海对本手册中可能出现的该等错误无需承担任何责任。本手册相关数据仅用于指导用户作为性能参数参照，不构成极海对任何产品性能方面的保证。

用户应根据自身需求选择合适的极海产品，并对极海产品的应用适用性进行有效验证和测试，以确认极海产品满足用户自身的需求、相应标准、安全或其它可靠性要求；若因用户未充分对极海产品进行有效验证和测试而致使用户损失的，极海不承担任何责任。

5、合规要求

用户在使用本手册及所搭配的极海产品时，应遵守当地所适用的所有法律法规。用户应了解产品可能受到产品供应商、极海、极海经销商及用户所在地等各国有关出口、再出口或其它法律的限制，用户（代表其本身、子公司及关联企业）应同意并保证遵守所有关于取得极海产品及/或技术与直接产品的出口和再出口适用法律与法规。

6、免责声明

本手册由极海“按原样”（as is）提供，在适用法律所允许的范围内，极海不提供任何形式的明示或暗示担保，包括但不限于对产品适销性和特定用途适用性的担保。

极海产品并非设计、授权或担保适合用于军事、生命保障系统、污染控制或有害物质管理系统中的关键部件，亦非设计、授权或担保适合用于在产品失效或故障时可导致人员受伤、死亡、财产或环境损害的应用。

如果产品未标明“汽车级”，则表示不适用于汽车应用。如果用户对产品的应用超出极海提供的规格、应用领域、规范，极海不承担任何责任。

用户应该确保对产品的应用符合相应标准以及功能安全、信息安全、环境标准等要求。用户对极海产品的选择和使用负全部的责任。对于用户后续在针对极海产品进行设计、使用的过程中所引起的任何纠纷，极海概不承担责任。

7、责任限制

在任何情况下，除非适用法律要求或书面同意，否则极海和/或以“按原样”形式提供本手册及产品的任何第三方均不承担损害赔偿责任，包括任何一般、特殊因使用或无法使用本手册及产品而产生的直接、间接或附带损害（包括但不限于数据丢失或数据不准确，或用户或第三方遭受的损失），这涵盖了可能导致的人身安全、财产或环境损害等情况，对于这些损害极海概不承担责任。

8、适用范围

本手册的信息用以取代本手册所有早期版本所提供的信息。

©2025 珠海极海半导体有限公司 – 保留所有权利